

拓展应用电路，在应用中根据需要增加功能。  
(北京芯时代电子)

用来实现降低锁相电路，从而降低驱动芯片的锁相功耗，具体应用电路如下图：

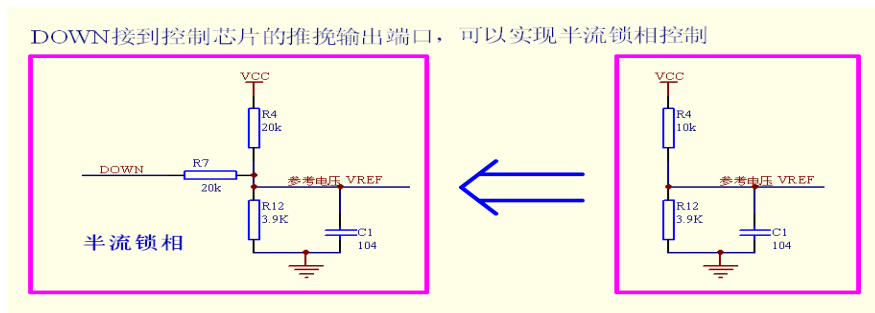


图 1

图 1，左、右两方框电路用来设置参考电压。当  $VCC=5V$ ， $DOWN \approx VCC$ ，两方框生成的分压值相等。当  $DOWN=L (\approx GND)$ ，参考电压会降低一半。具体看下面仿真图中的数据差异：

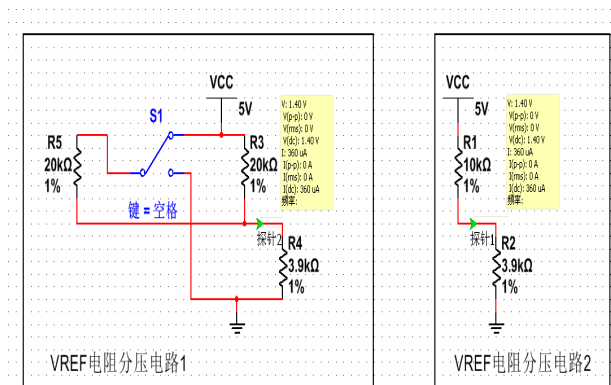


图 2

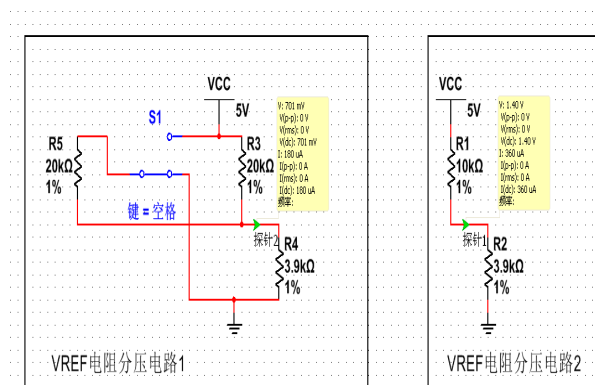


图 3

图 2、图 3 中的 S1 可以用推挽输出端口代替，比如 74LVC245、MCU 等等，只要高电平与  $VCC$  大约相等。这样就可以通过其它器件来实现半流锁相。注：推挽端口输出状态只有高电平、低电平两种。若是端口是开路输出的，相应要调整电阻参数。

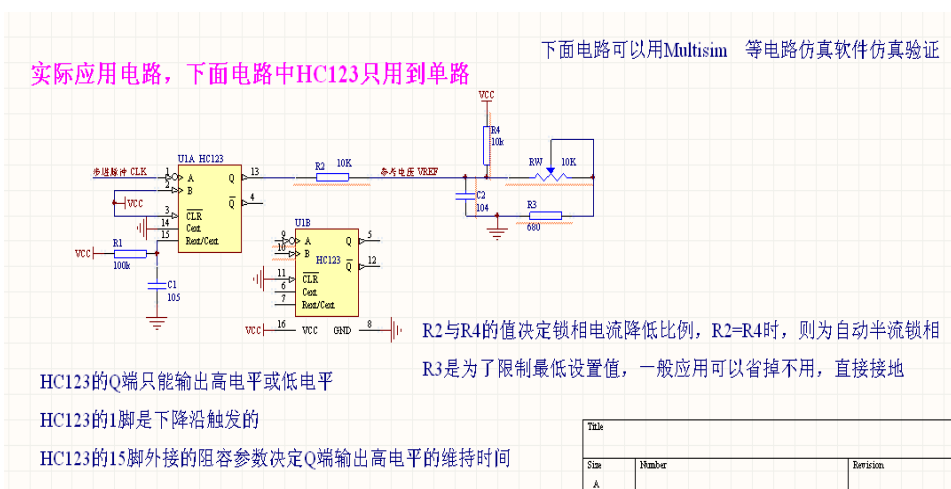
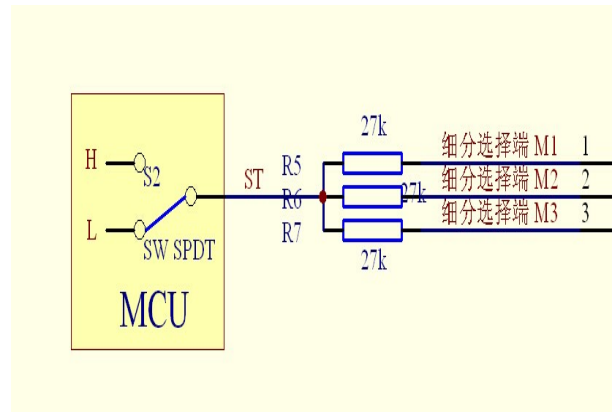


图 4

使用 74HC123 实现的自动半流锁相电路

The diagram illustrates a 3-bit DAC circuit. It features a resistor ladder with resistors labeled R5, R6, and R7, each with a value of 27k. The ladder is connected to a VDD supply through a resistor Rst (1k). The output of the ladder is connected to a switch network labeled SW1. The switch network has three inputs labeled '细分选择端 M1', '细分选择端 M2', and '细分选择端 M3', which are connected to outputs 1, 2, and 3 respectively. A switch S2 is connected to the output of the ladder and a ground symbol labeled 'SW SPST'.



DMODE0	DMODE1	DMODE2	功能
L	L	L	待机模式(OSCM 被禁用, 输出级被设置为“OFF”状态)
L	L	H	全步分辨率
L	H	L	半步分辨率(类型(A))
L	H	H	四分之一步分辨率
H	L	L	半步分辨率(类型(B))
H	L	H	1/8 步分辨率
H	H	L	1/16 步分辨率
H	H	H	1/32 步分辨率

DMODE0	DMODE1	DMODE2	功能
L	L	L	待机模式(OSCM 被禁用, 输出级被设置为“OFF”状态)
L	L	H	全步分辨率
L	H	L	半步分辨率(类型(A))
L	H	H	四分之一步分辨率
H	L	L	半步分辨率(类型(B))
H	L	H	1/8 步分辨率
H	H	L	1/16 步分辨率
H	H	H	1/32 步分辨率